

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-274214  
(43)Date of publication of application : 18.10.1996

(51)Int.Cl.

H01L 23/12  
H01L 21/60  
H01L 23/28

(21)Application number : 07-074250

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 30.03.1995

(72)Inventor : ODA ZENZO

## (54) SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To provide a semiconductor device excellent in heat dissipation wherein signal delay and noise generation are reduced by reducing parasitic inductance and parasitic capacitance, and the total thickness is decreased, regarding a ball grid array(BGA) package.

**CONSTITUTION:** A metal plate for heat dissipation is stuck on the upper surface of an insulating substrate 1 wherein a device hole is formed in the central part and a wiring pattern is arranged on the lower surface. A semiconductor element 2 is TAB-mounted. The inner end of a TAB lead 21 is connected with the electrode pad of the semiconductor element via a gold bump 22, and the outer end is connected with the inner end of a wiring pattern on the lower surface of the insulating substrate. The device hole is filled with liquid epoxy resin 8, which is spread until a TAB tape is covered. After a land formed on the outer end of a wiring pattern is coated with flux, and solder balls are mounted, the solder balls are heated, fused, and fixed to the land, and spherical electrodes are formed. Thereby the wiring from the electrode pad of the semiconductor element to the spherical electrode can be shortened.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 ( J P )

(12) 公開特許公報 ( A )

(11) 特許出願公開番号

特開平 8 - 2 7 4 2 1 4

(43) 公開日 平成 8 年 ( 1 9 9 6 ) 1 0 月 1 8 日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H01L 23/12			H01L 23/12	L
21/60	311		21/60	R
23/28			23/28	A

審査請求 未請求 請求項の数 7 O L (全 4 頁)

(21) 出願番号 特願平 7 - 7 4 2 5 0

(22) 出願日 平成 7 年 ( 1 9 9 5 ) 3 月 3 0 日

(71) 出願人 0 0 0 0 0 2 3 6 9

セイコーエプソン株式会社

東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 小田 善造

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ

ーエプソン株式会社内

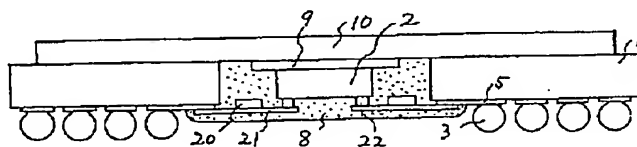
(74) 代理人 弁理士 鈴木 喜三郎 (外 1 名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 ボール・グリッド・アレイ ( B G A ) パッケージに関し、寄生インダクタンス、寄生キャパシタンスを小さくすることにより、信号遅延及びノイズ発生を小さくし、さらに総厚が薄く、放熱性にすぐれた半導体装置を提供する。

【構成】 中央部にデバイスホールを有し下面に配線パターン 5 を設けた絶縁基板 1 の上面には放熱用の金属板を貼りつける。半導体素子 2 は T A B 実装し、T A B リード 2 1 の内端は半導体素子の電極パッドに金バンプ 2 2 を介して接続し、その外端は絶縁基板下面の配線パターン 5 の内端に接続する。次に液状エポキシ樹脂 8 をデバイスホール内に充填し、T A B テープ 2 0 等が隠れるまで塗布する。次いで配線パターン 5 外端に設けたランドにフラックスを塗布し半田ボールを搭載した後、加熱熔融して半田ボールをランドに取り付け球形電極を形成する。これにより半導体素子の電極パッドから球形電極に至る配線を短くできる。



## 【特許請求の範囲】

【請求項 1】 デバイスホールを有する第一絶縁基板と、該デバイスホール内に配設された半導体素子と、該第一絶縁基板の第一面に配設された配線群と、該配線群と該半導体素子の電極パッドとを略直線状の状態で電気的に接続する金属箔リード群と、該第一面に配設された配線群の外端に形成された球形電極群とを含んで成ることを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置において、該半導体素子が該第一絶縁基板の前記第一面と反対の第二面に接着された金属板に接着されて成ることを特徴とする半導体装置。

【請求項 3】 請求項 2 記載の半導体装置において、前記金属板は銅板であることを特徴とする半導体装置。

【請求項 4】 請求項 1 記載の半導体装置において、熱伝達の為の貫通孔を備え、かつ該第一絶縁基板の前記第一面と反対面の第二面に接着された第二絶縁基板に該半導体素子が接着されて成ることを特徴とする半導体装置。

【請求項 5】 請求項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が樹脂により封止されて成ることを特徴とする半導体装置。

【請求項 6】 請求項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が金属のフタにより封止されて成ることを特徴とする半導体装置。

【請求項 7】 請求項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が樹脂のフタにより封止されて成ることを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【産業上の利用分野】 本発明は半導体パッケージに関し、特にボール・グリッド・アレイ (Ball Grid Array。以下、BGAと記す) と称されるパッケージに関する。

## 【 0 0 0 2 】

【従来の技術】 図 4 に従来の BGA の断面を示す。絶縁基板 1 上面中央部には、半導体素子 2 が搭載され接着剤 9 で絶縁基板に固定されている。絶縁基板下面には、半田ボールで成る複数の球形電極 3 が設けられている。絶縁基板の両面には、金属箔でできた配線群があり、上面の配線 4 と下面の配線 5 とは絶縁基板端部近傍に設けられた導電性の貫通孔 (パイアホール) 6 により接続されている。半導体素子の能動面上の電極パッドは、絶縁基板上面の配線 4 の内端と金属細線 7 で接続されている。前記球形電極 3 は前記絶縁基板下面の配線 5 の内端と接続している。また、半導体素子は外力から保護されるよう絶縁性の樹脂 8 で被われている。

【 0 0 0 3 】 図 5 は特開平 4 - 1 1 9 6 5 3 公報に記された構造を簡略表記したものである。1 は絶縁体 (絶縁

基板)、2 は集積回路チップ (半導体素子)、3 はバンプ (球形電極)、7 はワイヤー (金属細線)、8 は封止用の樹脂 (樹脂)、10 は金属板である。本構造のパッケージの特長は図 4 に比べ放熱性に優れていることである。

## 【 0 0 0 4 】

【発明が解決しようとする課題】 図 4 に示した従来の BGA には、半導体素子の電極パッドから球形電極までの配線が長く従って寄生インダクタンスが大きいと、信号線の場合は信号の遅延が大きく高周波特性が悪くなり、電源、グラウンドの場合には、半導体素子内を流れる電流の変化により発生するノイズが大きいという課題があった。また、図 5 に示した従来の BGA は、半導体素子 2 の電極パッドと配線パターン 5 とを金属細線 7 で結んでいるため、封止樹脂表面を絶縁基板下面から充分な高さを取らざるを得ず、よってバンプ高さが高くなり、ひいてはパッケージの総厚が厚くなるという課題があった。本発明の目的はかかる課題を解決し、ノイズの発生が小さく、総厚が薄く、放熱性にすぐれたパッケージを提供することにある。

## 【 0 0 0 5 】

【課題を解決するための手段】 本発明による請求項 1 に記載の半導体装置は、デバイスホールを有する第一絶縁基板と、該デバイスホール内に配設された半導体素子と、該第一絶縁基板の第一面に配設された配線群と、該配線群と該半導体素子の電極パッドとを略直線状の状態

で電気的に接続する金属箔リード群と、該第一面に配設された配線群の外端に形成された球形電極群とを含んで成ることを特徴とする。

【 0 0 0 6 】 また請求項 2 に記載の半導体装置は、請求項 1 記載の半導体装置において、該半導体素子が該第一絶縁基板の前記第一面と反対の第二面に接着された金属板に接着されて成ることを特徴とする。

【 0 0 0 7 】 また請求項 3 に記載の半導体装置は、請求項 2 記載の半導体装置において、前記金属板は銅板であることを特徴とする。

【 0 0 0 8 】 また請求項 4 に記載の半導体装置は、請求項 1 記載の半導体装置において、熱伝達の為の貫通孔を備え、かつ該第一絶縁基板の前記第一面と反対面の第二面に接着された第二絶縁基板に該半導体素子が接着されて成ることを特徴とする。

【 0 0 0 9 】 また請求項 5 に記載の半導体装置は、請求項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が樹脂により封止されて成ることを特徴とする。

【 0 0 1 0 】 また請求項 6 に記載の半導体装置は、請求項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が金属のフタにより封止されて成ることを特徴とする。

【 0 0 1 1 】 また請求項 7 に記載の半導体装置は、請求

項 1 乃至 4 のいずれかに記載の半導体装置において、該半導体素子及び該金属箔リード群が樹脂のフタにより封止されて成ることを特徴とする。

【 0 0 1 2 】

【作用】請求項 1 に記載の半導体装置によれば、半導体素子の電極パッドから球形電極に至る配線が短い。従って信号線の寄生インダクタンス、寄生キャパシタンスが小さいので信号の遅延が小さい。また、電源線・グランド線も寄生インダクタンスが小さいので半導体素子内を流れる電流の変化により発生するノイズを小さくできる。

【 0 0 1 3 】 また請求項 2 または 3 に記載の半導体装置によれば、熱伝導性の良い金属板、特に銅板を用いたので、高放熱効果が期待できる。

【 0 0 1 4 】 また請求項 4 に記載の半導体装置によれば、放熱効果が期待できるとともに基板の「反り」を格別考慮する必要がない。

【 0 0 1 5 】 また請求項 5 ないし 7 に記載の半導体装置によれば、リード等の固定を強固なものにするとともに外力の保護が図れる。

【 0 0 1 6 】

【実施例】図 1 は本発明の第 1 の実施例で、半導体パッケージの断面図である。図 1 において、1 は第一絶縁基板、2 は半導体素子、3 は球形電極、5 は絶縁基板の第一面（以下下面として説明する）の配線、8 は樹脂、9 は接着剤、10 は放熱用の金属板、20 は T A B テープ、21 は T A B の金属箔リード、22 は半導体素子表面の電極と前記金属箔リードとを結ぶ金バンプである。半導体素子 2 は接着剤 9 により金属板 10 に固定されている。接着剤としては銀ペーストを用いた。銀ペーストは導電性があるとともに熱伝導性もあるのでこの用途に適している。金属板には熱伝導性の良い銅板を用いた。半導体素子 2 の能動面の電極パッド（図示せず）は金バンプを介して T A B リード 21 の内端に接続し、T A B リード 21 の外端は絶縁基板下面の配線 5 の内端に接続している。20 はポリイミドテープで、T A B の金属箔リード 21 とは接着剤（図示せず）により接着されていて、樹脂封止されるまで金属箔リードが変形するのを防止する。ポリイミドテープは厚み 75 ミクロンのものを、金属箔リードは厚み 18 ミクロンのものを用いた。絶縁基板下面の配線 5 の外端には半田ボールが付けられて概略球形の一部を切断した形の電極（球形電極）を形成している。絶縁基板としてはガラスエポキシのプリント基板を用いたが他の材料、例えばポリイミド等でもよい。樹脂 8 による封止は T A B テープ 20、T A B リード 21 を機械的に固定するとともに、半導体素子 2 や T A B テープ 20、T A B リード 21 を外力から保護する。樹脂封止に代わる手段として金属あるい樹脂等のフタを用いることもできる。

【 0 0 1 7 】 本発明による半導体装置は以下のように製

造した。

【 0 0 1 8 】 （1）中央部に四角形のデバイスホールがあり、片面に配線パターンが設けられたプリント基板を用意し、配線パターンのある面と反対の面（第二面）に放熱用の金属板、ここでは銅板を接着剤を用いて貼りつけた。

【 0 0 1 9 】 （2）一方、半導体素子は T A B 実装した。T A B テープ及び T C P（T A B 技術による半導体パッケージ）の製造工程の詳細は日経 B P 社 1993 年刊行の「V L S I パッケージング技術（下）」71 ページから 103 ページに述べられているので参照されたい。但し、本発明で実施したのはインナーリードボンディング（I L B）までで、ポッティングとキャリアづめは実施しなかった。

【 0 0 2 0 】 （3）次いで、前記銅板がデバイスホールにより露出した面と前記プリント基板の配線パターンの内端とに銀ペーストを塗布し、T A B テープから個片に切断した半導体素子を前記銅板に搭載し、T A B のアウターリードと前記配線パターンの内端とを位置合わせしたのち 175℃・1 時間乾燥し固着した。

【 0 0 2 1 】 （4）次いで、液状エポキシ樹脂をデバイスホール内に充填し、T A B テープ・T A B リードが隠れるまで塗布したのち 150℃・1 時間乾燥し封止した。

【 0 0 2 2 】 （5）次いで、前記配線パターン外端に設けたランドにフラックスを塗布し、半田ボールを搭載したのち加熱溶融して半田ボールをランドに取り付けた。この時、半田ボールは概略球の一部を切断した形でランドに接着する。

【 0 0 2 3 】 図 2 は本発明の第 2 の実施例で、図 1 と同様半導体パッケージの断面図である。この第 2 の実施例で第 1 の実施例と異なるところは、第 1 の実施例で金属板 10 を用いていたのに代えて放熱用の貫通孔 6 b を備えた第二絶縁基板 1 b を用いたことである。第二絶縁基板 1 b の両面には金属層が形成されている。第二絶縁基板 1 b は第一絶縁基板 1 a とともに連続的に通常のプリント基板の工程で製造できる。この構造は放熱性能では第 1 の実施例に比べてやや劣るものの、金属板を切断し貼りつける工程がなく、通常のプリント基板の工程で製造できるという利点がある。また、金属板と樹脂基板を貼り合わせた場合に起こりがちな「反り」の心配がない。

【 0 0 2 4 】 図 3 は本発明の第 3 の実施例で、図 1、図 2 と同様半導体パッケージの断面図である。この第 3 の実施例で第 1 の実施例と異なるところは、第 1 の実施例では T A B のポリイミドテープ 21 を用いていたのに対しこのテープがないことである。この構造は同一サイズのデバイスホールに対し相対的に大きな半導体素子を内蔵できるという利点がある。製造工程としては前記（3）の T A B テープから個片に切断するときにポリイ

5

ミドテープの外側のアウターリード部分で切断する代わりにポリイミドテープの内側のインナーリード部分で切断する。

【 0 0 2 5 】

【発明の効果】本発明を用いた B G A にあっては、半導体素子の電極パッドから基板の配線に至る距離が略直線距離のみとなり短い。しかも半導体素子の電極パッドと球形電極が基板に対し同一方向に向いているので、結果として半導体素子の電極パッドから球形電極に至る配線が短い。従って信号線の寄生インダクタンス、寄生キャパシタンスが小さいので信号の遅延が小さい。また、電源線・グランド線も寄生インダクタンスが小さいので半導体素子内を流れる電流の変化により発生するノイズを小さくできる。よって総体的に電気的性能が優れた B G A を実現できる。

【 0 0 2 6 】また本発明を用いた B G A にあっては、半導体素子のアルミ電極と絶縁基板上の配線パターンとを薄い金属箔リードで結んだので球形電極の高さを低くでき、総厚の薄いパッケージを実現できる。

【 0 0 2 7 】本発明を用いた B G A の上記特長は半導体集積回路の大規模化、高速化に対応できるものであるとともに、小型、軽量の携帯型電子装置用の半導体パッケ

6

ージとして好適なものである。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例。

【図 2】本発明の第 2 の実施例。

【図 3】本発明の第 3 の実施例。

【図 4】第 1 の従来例。

【図 5】第 2 の従来例。

【符号の説明】

1, 1 a, 1 b … 絶縁基板

2 … 半導体素子

3 … 球形電極

4 … 絶縁基板上面の配線

5 … 絶縁基板下面の配線

6 a, 6 b … 貫通孔 (バイアホール)

7 … ワイヤ (金属細線)

8 … 樹脂

9 … 接着剤

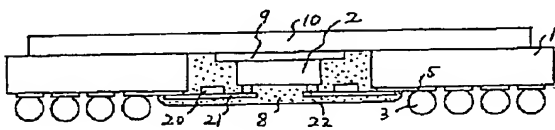
1 0 … 金属板

2 0 … T A B テープ

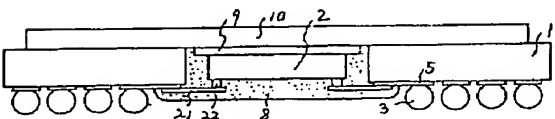
2 1 … T A B の金属箔リード

2 2 … 金バンプ

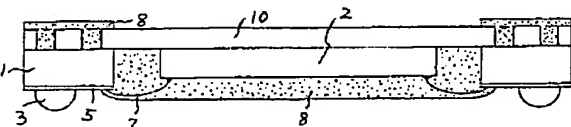
【図 1】



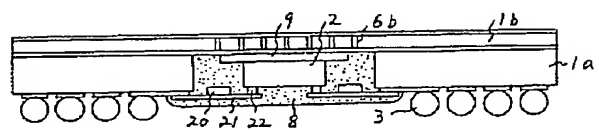
【図 3】



【図 5】



【図 2】



【図 4】

